

IMAGE PROCESSOR

Patent Number: JP4343568

Publication date: 1992-11-30

Inventor(s): TAKARAGI YOICHI; others: 01

Applicant(s):: CANON INC

Requested Patent: ☐ JP4343568

Application

Number: JP19910115838 19910521

Priority Number(s):

IPC Classification: H04N1/387 ; G03G15/00 ; G03G15/04 ; G03G15/22 ;
G06F15/66

EC Classification:

Equivalents:

Abstract

PURPOSE: To easily discriminate a pattern image indicating information such as a machine number newly added to a copying object without confusing it.

CONSTITUTION: An image scanner part 201 reads out an original to which a pattern image is added and inputs color signals R, G, B and an added pattern image correcting circuit 101 discriminates the area of the added pattern image from the inputted signal B and erases the pattern contents of the discriminated area. A pattern adder 102 adds a new pattern image to the area from which the old pattern contents are erased and a printer 202 prints out the original in the added state of the new pattern image.

Data supplied from the esp@cenet database - I2

特開平4-343568

(43) 公開日 平成4年(1992)11月30日

技術表示箇所

(51) Int.Cl. ³	識別記号	庁内整理番号	F I
H 0 4 N 1/387		8839-5C	
G 0 3 G 15/00	3 0 2	8004-2H	
15/04	1 1 6	9122-2H	
15/22	1 0 5 B	6830-2H	
G 0 6 F 15/66	A	8420-5L	

審査請求 未請求 請求項の数4(全10頁)

(21) 出願番号 特願平3-115838

(22) 出願日 平成3年(1991)5月21日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 宝木 洋一

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72) 発明者 渡部 信之

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

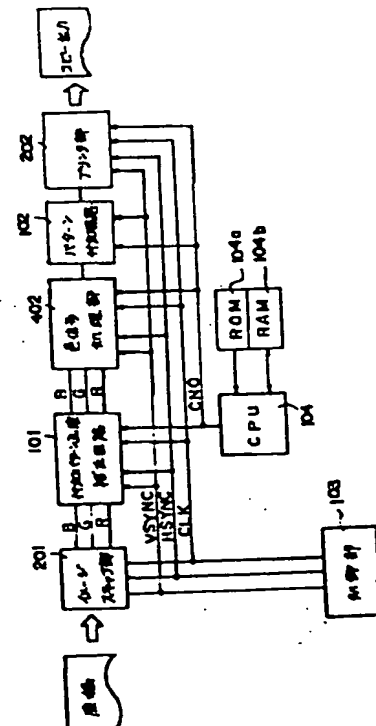
(74) 代理人 弁理士 大塚 康徳 (外1名)

(54) 【発明の名称】 画像処理装置

(57) 【要約】

【目的】 新たに複写物上に付加した機材番号等の情報を示すパターン画像の判別を混乱せずに容易に行うことができる。

【構成】 イメージスキヤナ部201はパターン画像を付加した原稿を読み取って色信号R、G、Bを入力し、付加パターン画像補正回路101は、入力したB信号から付加されたパターン画像の領域を判定し、その判定した領域のパターン内容を消去し、パターン付加回路102はパターン内容を消去した領域に新たなパターン画像を付加し、プリンタ202は新たなパターン画像を付加した状態でプリントアウトする。



【特許請求の範囲】

【請求項1】パターン画像を付加した原稿から得られるカラー画像データを入力する入力手段と、前記入力したカラー画像データから前記パターン画像の領域を判定する判定手段と、前記判定手段で判定した領域のパターン内容を変更する変更手段と、前記変更手段でパターン内容を変更したカラー画像データを出力する出力手段とを備えることを特徴とする画像処理装置。

【請求項2】前記変更手段は、前記判定手段で判定した領域のパターン内容を消去する消去手段と、前記消去手段の消去後の領域に前記パターン内容と異なる新たなパターン画像を付加する付加手段とを含むことを特徴とする請求項1記載の画像処理装置。

【請求項3】前記変更手段は、前記判定手段で判定した領域に対してある濃度に切り換える切り換え手段と、前記領域とは別の領域に前記パターン内容と異なる新たなパターン画像を付加する付加手段とを含むことを特徴とする請求項1記載の画像処理装置。

【請求項4】前記ある濃度は、前記付加手段で付加するパターン画像の濃度より低い値であることを特徴とする請求項3記載の画像処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は画像処理装置に関し、例えば特定のパターンを付加する機能を有した画像処理装置に関するものである。

【0002】

【従来の技術】従来、複写物の悪用を防止するため、コピー画像に機材番号を付加することにより、複写を行なった複写機を特定することが考えられる。

【0003】かかる方法では、複写物の元の原稿にはなかった画像を付加するため、複写物の画質が劣化するという欠点があった。

【0004】近年、以上の問題を解決するため、人間の目には識別し難いパターンとして機材番号を付加することが試みられている。特に白地の上に描かれた薄い濃度のイエロー文字が人間の目には識別し難いということを利用して、薄い濃度のイエロー線画を用いてパターン画像を付加することが有効であった。

【0005】

【発明が解決しようとしている課題】しかしながら、上記従来例では、原稿に上記パターンが付加されている場合、複写物上で、従来の付加パターンと現在の付加パターンとが混在し、機材番号の判別がむずかしくなるという欠点があった。

【0006】本発明は、上述した従来例の欠点に鑑みてなされたものであり、その目的とするところは、判別を容易にする機材番号等を示すパターンを複写物上に付加できる画像処理装置を提供する点にある。

【0007】

【課題を解決するための手段】上述した課題を解決し、目的を達成するため、本発明に係る画像処理装置は、パターン画像を付加した原稿から得られるカラー画像データを入力する入力手段と、前記入力したカラー画像データから前記パターン画像の領域を判定する判定手段と、前記判定手段で判定した領域のパターン内容を変更する変更手段と、前記変更手段でパターン内容を変更したカラー画像データを出力する出力手段とを備える。

【0008】

【作用】かかる構成によれば、入力手段はパターン画像を付加した原稿から得られるカラー画像データを入力し、判定手段は入力したカラー画像データからパターン画像の領域を判定し、変更手段は判定手段で判定した領域のパターン内容を変更し、出力手段は変更手段でパターン内容を変更したカラー画像データを出力する。

【0009】

【実施例】以下に添付図面を参照して、本発明に係る好適な一実施例を詳細に説明する。以下の実施例では本発明の適用例として複写装置が示されるが、これに限るものでなく他の種々の装置に適用出来ることは勿論である。

【0010】図2は本発明に係る画像処理装置を適用した複写装置の一例を示す側断面図である。図2において、201はイメージスキャナ部であり、原稿を読み取り、デジタル信号処理を行う部分である。また202はプリンタ部であり、イメージスキャナ部201に読取られた原稿画像に対応した画像を用紙にフルカラーでプリント出力する部分である。

【0011】イメージスキャナ部201において、200は鏡面圧板であり、原稿台ガラス（以下「プラテン」という）203上の原稿204はランプ205で照射され、ミラー206、207、208に導かれ、レンズ209により3ラインセンサ（以下「CCD」という）210上に像を結び、フルカラー情報レッド（R）、グリーン（G）、ブルー（B）成分として信号処理部211に送られる。尚、205、206は速度 v であり、207、208は $1/2v$ でラインセンサの電氣的走査方向に対して垂直方向に機械的に動くことによって原稿全面を走査する。信号処理部211では読取られた信号を電氣的に処理し、マゼンタ（M）、シアン（C）、イエロー（Y）、ブラック（Bk）の各成分に分解し、プリンタ部202に送る。また、イメージスキャナ部201における一回の原稿走査（スキャナ）につき、M、C、Y、Bkのうちひとつの成分がプリンタ部202に送られ、計4回の原稿走査により一回のプリントアウトが完成する。

【0012】イメージスキャナ部201より送られてくるM、C、YまたはBkの画像信号は、レーザドライバ212に送られる。レーザドライバ212は画像信号に応じ、半導体レーザ213を変調駆動する。レーザ光は

ポリゴンミラー214、 $f-\theta$ レンズ215、ミラー216を介し、感光ドラム217上を走査する。

【0013】218は回転現像器であり、マゼンタ現像部219、シアン現像部220、イエロー現像部221、ブラック現像部222より構成され、4つの現像器が交互に感光ドラム217に接し、感光ドラム217上に形成された静電潜像をトナーで現像する。223は転写ドラムで、用紙カセット224又は225より給紙されてきた用紙をこの転写ドラム223に巻きつけ、感光ドラム217上に現像された像を用紙に転写する。

【0014】この様にしてM、C、Y、Bkの4色の順次転写された後に、用紙は定着ユニット226を通過して排紙される。

【0015】図3はCCD(R)301、CCD(G)302、CCD(B)303の光の波長に応じた相対感度を示した図である。

【0016】図4は図1に示したイメージスキャナ部201の構成を説明するブロック図である。同図において、316はカウンタであり、上記3ラインセンサ210を構成するラインセンサ301~303に対する主走査位置を指定する主走査アドレス102を出力する。すなわち、水平同期信号Hsyncが「1」のときに、図示されないCPUより所定値にセットされ、画素にクロック信号CLKによってインクリメントされる。

【0017】3ラインセンサ210上に結像された画像は、3つのラインセンサ301~303において光電変換され、それぞれR成分、G成分、B成分の読取り信号として、増幅器304~306、サンプルホールド回路307~309及びA/D変換器310~312を通じて各色8ビットのデジタル画像信号313(Rに対応する)、デジタル画像信号314(Gに対応する)、デジタル画像信号315(Bに対応する)として出力される。

【0018】図1は図2に示した信号処理部(画像処理ユニット)211の構成を示すブロック図である。同図において、204は原稿、101は付加パターン画像補正回路、102はパターン付加回路、103は垂直同期信号(VSYNC)、水平同期信号(HSYNC)、クロック(CLK)の各信号を生成して出力する制御部、402は色信号処理部、104は本装置全体を制御するCPU、104aはCPU104が動作するためのプログラムを格納したROMそして104bはROM中の各プログラムのワークエリアとして用いるRAMを示している。

【0019】次に、以上の信号処理部211の動作について説明する。

【0020】イメージスキャナ部201によって読取られたカラー画像信号(R、G、B)が付加パターン画像補正回路101に入力される。付加パターン補正回路101において、薄いイエローの文字を判定し、画像信号

より除去する。色信号処理部402において、入力カラー(R、G、B)信号より、プリントカラー信号(Y、M、C、K)を生成する。

【0021】パターン付加回路102において、イエロープリント時、機材番号を画像信号に付加する。制御部103は、同期信号を発生する回路部であり、Vsync信号は副走査区間信号であり、副走査の画像出力区間を示す信号である。Hsync信号は、主走査同期信号であり、主走査開始の同期をとる信号である。CLKは画像処理の基本クロックである。

【0022】CPU104はマイクロプロセッサであり、図13に示す面順次信号CNOを出力する。本実施例で用いているレーザカラープリンタはM(マゼンタ)、C(シアン)、Y(イエロー)、Bk(ブラック)の順にプリントされる。面順次信号CNOとは、現在プリントしているプリント色を示す信号である。

【0023】図5は付加パターン画像補正回路101の回路ブロック図である。同図において、501は線画判定部、502は色判定部、503はNAND回路、504~506はOR回路、507~510は一ライン遅延用のラインバッファをそれぞれ示している。

【0024】次に、付加パターン画像補正回路101の動作について説明する。

【0025】線画判定部501により、当該画素が線画部か否かを判定する。色判定部502より、当該画素が薄いイエローであるか否かを判定する。上記線画判定部501及び色判定部502の出力をNAND503で論理積演算と出力信号の反転を行い、この反転信号とOR回路504、504、506でR、G、Bの各信号とで論理和演算が行われる。これにより当該画素が、薄いイエローであり、かつ線画部であるときには、NAND503の出力は「0」となり、OR回路504~506の出力は真白(R=255、G=255、B=255)となり、そうでない場合は、画像信号が変更されずに出力される。

【0026】図6は色判定部502の構成を示すブロック図である。同図において、601はLab変換回路、602、604はそれぞれ異なる閾値C0、C1をLと比較する比較器、603はルックアップテーブル(以下「LUT」という)、605はAND回路を示している。

【0027】次に、色判定部502の動作について説明する。

【0028】Lab変換回路601は、入力R、G、B信号を輝度信号L及び色成分信号a、bに変換する 3×3 の積和演算器である。比較演算器602、604は、輝度信号Lが予め定められた値の範囲($C0 < L < C1$)にあるか否かを判定する。LUT603はROMメモリであり、色成分信号a、bが特定の値の範囲、すなわちイエロー成分である場合、「1」を出力し、それ以

外の場合“0”を出力する。

【0029】図7は線画判定部501の構成を示すブロック図であり、図8は線画判定部501の動作を説明する図である。

【0030】線画判定部501は、イエローの線画を検出するため、イエロー画像に感度のよいB信号を用いて、線画部の抽出を行う。

【0031】図7において、701はエッジ量算出回路、702、703は画素1ライン分の遅延を行うラインバッファ、704は所定の定数Pとエッジ量算出回路701の出力OUTとを比較する比較器、705は上記定数Pを記憶したレジスタをそれぞれ示している。尚、レジスタ705に記憶された定数Pは、他のユニットから与えられるように設けても良く、これによつてレジスタ705の省略ができる。

【0032】ここで、図9及び図10はエッジ量算出回路83の構成を示すブロック図である。図9及び図10において、91-1~91-9は一面素分のデータを保持するラッチ、92-1~92-4はラッチ91-1~91-9から2つのデータを入力して平均を求める演算器、93-1、93-2はそれぞれ演算器92-1~92-4から2つのデータを入力して最大値と最小値とを出力する演算器、94は演算器93-1、93-2から最大値を入力して大きい方を最大値として出力する比較器、95は演算器93-1、93-2から最小値を入力して小さい方を最小値として出力する比較器、96は比較器94、95から出力される最大値と最小値との差を算出する減算器をそれぞれ示している。

【0033】エッジ量算出回路83では、ラインバッファで702、703で遅延された入力データラインX、Y、Zからの画素データが9つのラッチ91-1~91-9で3×3のウインドを形成するように遅延される。これに対して、図8に示す演算を行い、エッジ量信号OUTが出力される。図10の回路は、図8の演算を行う構成を示している。

【0034】ここで図7の説明に戻り、エッジ量算出回路701において当該画素を中心とする3×3の画素マトリクスからエッジ量が算出されると、そのエッジ量を示すエッジ量信号OUTは比較器602で定数Pと大小を比較される。この結果、エッジ量信号OUTが定数Pより大きい場合、エッジ量信号OUTが線画領域であることを示す線画量域信号として出力される。

【0035】図11はパターン付加回路102の構成を示すブロック図である。同図において、1101は副走査カウンタ、1102は主走査カウンタであり、1103はルックアップテーブルROM（以下「LUT」という）、1104、1107、1109はANDゲート、1105はフリップフロップ、1106はレジスタ、1108は加算器である。

【0036】ここで、副走査カウンタ1101では主走

査同期信号Hsyncを主走査カウンタ1102では画素同期信号CLKをそれぞれ9ビット幅すなわち512周期で繰り返しカウントする。更にLUT1103は、付加されるべきパターンが保持されている読出し専用メモリ（以下ROM）であり、副走査カウンタ1101、主走査カウンタ1102それぞれのカウンタ値の下位6ビットずつが入力される。ROM1103の出力は、1ビットのみが参照され、ANDゲート1104によって主走査カウンタ1101及び副走査カウンタ1102の上位3ビットずつと論理積がとられ、フリップフロップ1105にて、CLK信号で同期をとられ、ANDゲート1109において、2ビットの面順次信号CNOが“0”の反転信号及びCNOが“1”の両方と論理積がとられた後に、ANDゲート1107に送られる。これはCNO=2すなわち現在イエローでプリントされている時のみに有効な信号である。

【0037】一方、レジスタ1106にはP1なる値が保持されており、ANDゲート1107を経て、加算器1108によって、入力信号Vにパターンが付加されV'が出力される。従って、CNO=2すなわち現在イエローでプリントされているときに、ROM1103に保持されているパターンが繰り返し読み出され出力されるべき信号に付加される。ここで付加するパターンは、人間の目で識別し難い様にイエローのトナーのみで付加されるが、これは人間の目がイエローのトナーで描かれたパターンに対して識別能力が弱いことを利用したものである。

【0038】尚、複写物上の付加パターン画像を目視するためには、例えば、青い半透明のフィルムを等して見ることにより確認することができる。

【0039】ここで、第1の実施例の流れをまとめて説明する。

【0040】図12は第1の実施例による画像処理工程を示す図である。

【0041】図12において、工程（1）はイメージスキヤナ部201で原稿が読み取られたときの画像を示す。この工程では、読み取られた原稿画像1201-1上に既存の付加パターン画像1202-1と付加パターン画像以外の画像1203が共存している。

【0042】次の工程（2）は、付加パターン画像補正回路101において補正処理が行われた後の出力画像1201-2を示す。この工程では、既存の付加パターン画像1202-1を取り除き、原稿1203のみを残す。

【0043】続く工程（3）及び（4）は、それぞれパターン付加回路102においてY（イエロ）とそれ以外のM、C、BKの処理を行った後の出力画像1201-3、1201-4、5、6を示す。Yの出力画像1201-3では、新たな付加パターン画像1202-2が付加され、一方、M、C、BKの各出力画像1203-

4. 5. 6には付加パターン画像の付加無しに出力される。1203-1, 2, 3, 4はそれぞれY, M, C, BKの画像を示している。

【0044】以上説明したように、第1の実施例によれば、人間の目には識別しがたい様にパターン画像が付加された原稿複写する場合、原稿上の付加パターン画像を識別し、当該画素信号の信号変換、すなわち、既存の付加パターン画像を削除して新たなパターン画像を付加することにより、新たに複写物上に付加した機材番号等の情報を示すパターン画像の判別を混乱せずに容易に行える。

【0045】＜第2の実施例＞次に、第2の実施例について説明する。

【0046】図14は本発明の第2の実施例による付加パターン画像補正回路101の回路ブロック図である。図5と同様の構成には同様の番号を付して説明を省略する。第1の実施例は、原稿上の付加パターン画像を削除し、新たなパターン画像を付加するものであったが、第2の実施例は、原稿上の付加パターン画像を、新たな付加パターン画像より濃度を小さくして複写することにより、新たな付加パターン画像と原稿の付加パターン画像とを複写物上で識別可能に混在させるものである。

【0047】図14において、1407はANDゲート、1401~1403はセレクト、1404~1406はそれぞれ定数P0, 255, 255を記憶したレジスタを示している。論理積回路1207からの出力が0のとき、入力したR, G, Bの各信号を選択し、ANDゲート1407からの出力が1のときレジスタ1404, 1405, 1406の値を選択する。レジスタ1404, 1405, 1406はCPU104によって値が設定される8ビットレジスタである。P0に値はイエローのプリント信号が生成されたとき、付加パターン画像のイエロー信号値P1より低くなるよう設定される。

【0048】上記回路構成により、原稿上の付加パターン画像の場合は、新たに付加される付加パターン画像より、濃度を低く、複写物を作成することができる。

【0049】このように、第2の実施例によれば、原稿上の付加パターンを特定濃度で再現することにより、新たに付加したパターン画像と原稿上に既存の付加パターン画像との相方を識別可能にできる。

【0050】尚、本発明は、複数の機器から構成されるシステムに適用しても、1つの機器からなる装置に適用しても良い。また、本発明はシステム或は装置にプログラムを供給することによつて達成される場合にも適用できることは言うまでもない。

【0051】

【発明の効果】以上説明したように、本発明によれば、新たに複写物上に付加した機材番号等の情報を示すパターン画像の判別を混乱せずに容易に行える。

【図面の簡単な説明】

【図1】図2に示した信号処理部（画像処理ユニット）211の構成を示すブロック図である。

【図2】本発明に係る画像処理装置を適用した複写装置の一例を示す側断面図である。

【図3】CCD(R)301、CCD(G)302、CCD(B)303の光の波長に応じた相対感度を示した図である。

【図4】図1に示したイメージスキャナ部201の構成を説明するブロック図である。

【図5】付加パターン画像補正回路101の回路ブロック図である。

【図6】色判定部502の構成を示すブロック図である。

【図7】線画判定部501の構成を示すブロック図である。

【図8】線画判定部501の動作を説明する図である。

【図9】エッジ量算出回路83の構成を示すブロック図である。

【図10】エッジ量算出回路83の構成を示すブロック図である。

【図11】パターン付加回路102の構成を示すブロック図である。

【図12】第1の実施例による画像処理工程を示す図である。

【図13】面順次信号CNOを説明する図である。

【図14】本発明の第2の実施例による付加パターン画像補正回路101の回路ブロック図である。

【符号の説明】

101 付加パターン画像補正回路

102 パターン付加回路

103 制御部

104 CPU

104a ROM

104b RAM

200 鏡面圧板

201 イメージスキャナ部

202 プリント部

203 プラテン

204 原稿

205 ランプ

206, 207, 208 ミラー

209 レンズ

210 3ラインセンサ

211 信号処理部

212 レーザドライバ

213 半導体レーザ

214 ポリゴンミラー

215 f-θレンズ

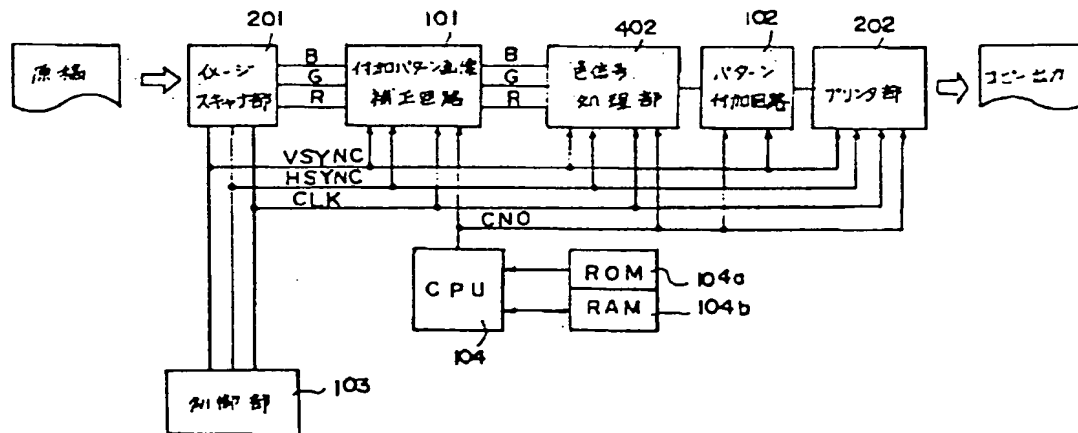
216 ミラー

217 感光ドラム

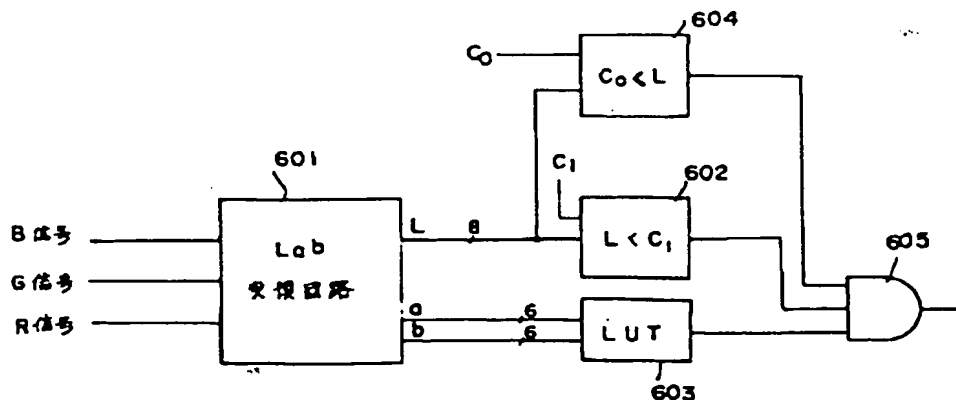
218 回転現像器
 219 マゼンダ現像部
 220 シアン現像部
 221 イエロー現像部
 222 ブラック現像部
 223 転写ドラム
 224, 425 用紙カセット
 226 定着ユニット
 301~303 CCD
 304~306 AMP
 307~309 S. H
 310~312 A/D
 316 アドレスカウンタ
 501 線画判定部
 502 色判定部
 503 NAND
 504~506 OR回路
 507~510, 702, 703 ラインバッファ
 601 Lab変換回路
 602, 604, 704 比較器
 603 LUT

605 ANDゲート
 701 エッジ量算回路
 705 レジスタ
 91-1~91-9 ラッチ
 92-1~92-4, 93-1, 93-2 演算器
 94, 95 比較器
 96 減算器
 1101 副走査カウンタ
 1102 主走査カウンタ
 10 1103 LUT
 1104, 1107, 1109 ANDゲート
 1105 フリップフロップ
 1106 レジスタ
 1108 加算器
 1201-1 原稿画像
 1201-2~1201-6 出力画像
 1202-1, 1202-2 付加パターン画像
 1203, 1203-1~1203-4 画像
 1407 ANDゲート
 20 1401~1403 セレクタ
 1404~1406 レジスタ

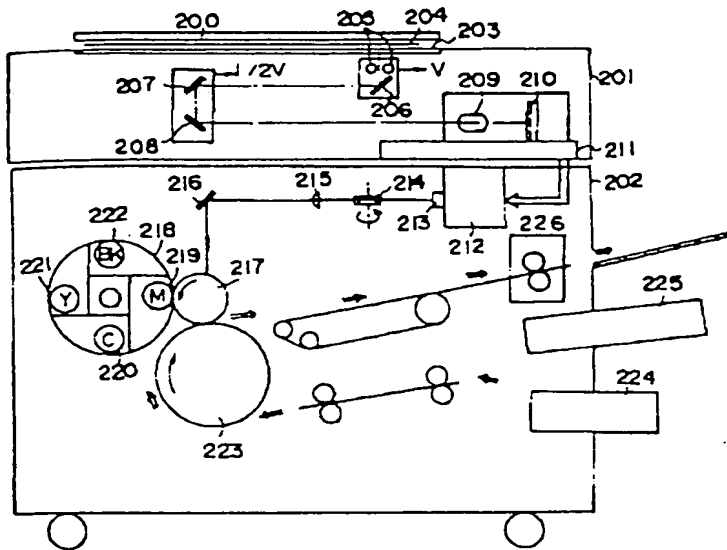
【図1】



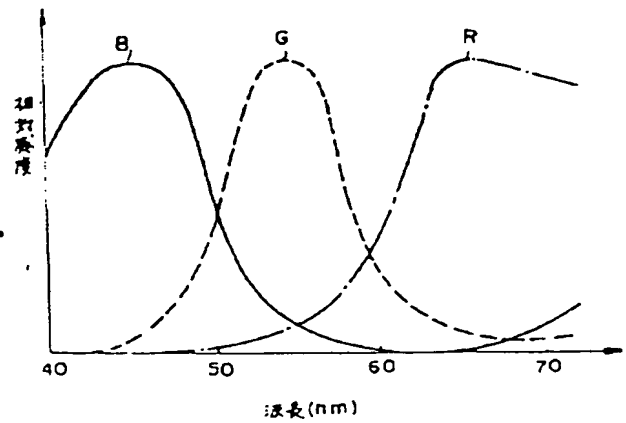
【図6】



【図2】

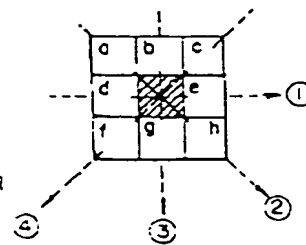
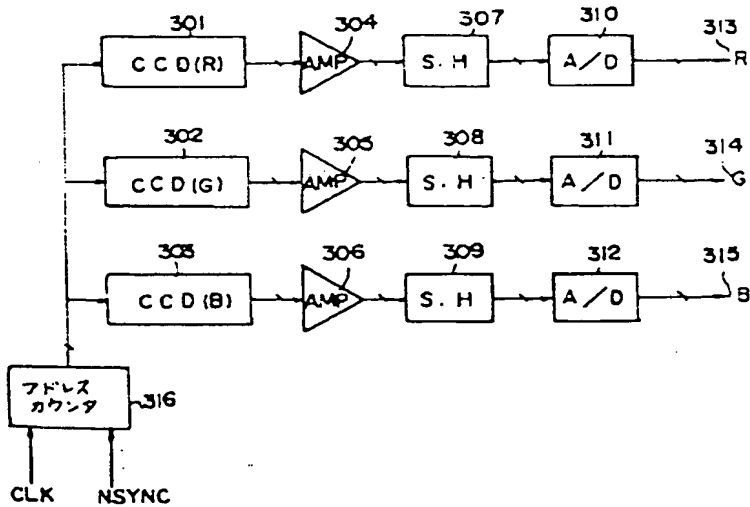


【図3】



【図8】

【図4】



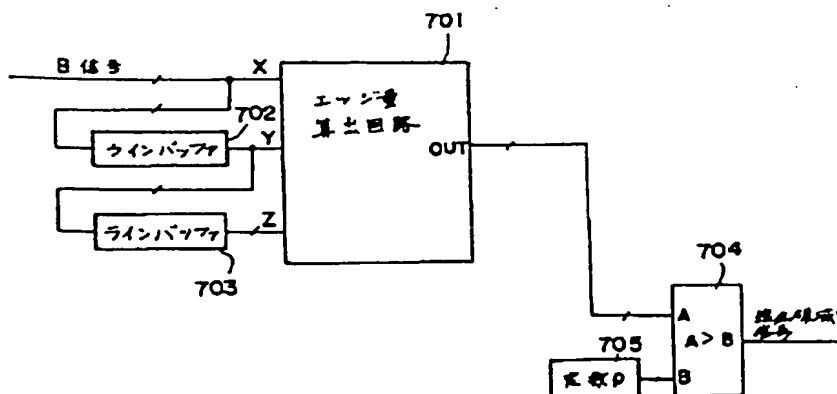
$$OUT = \max(①, ②, ③, ④) - \min(①, ②, ③, ④)$$

$$\begin{aligned} ① &= (d) + (e) \\ ② &= (a) + (h) \\ ③ &= (b) + (g) \\ ④ &= (c) + (f) \end{aligned}$$

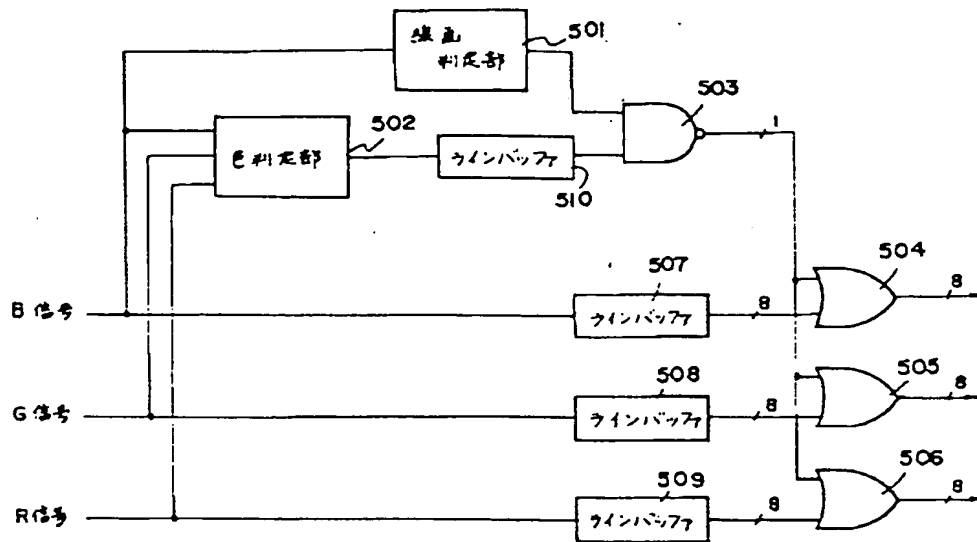
【図13】

CNO 番号	プリント出力
0	マゼンタ (M)
1	シアン (C)
2	イエロ (Y)
3	ブラック (Bk)

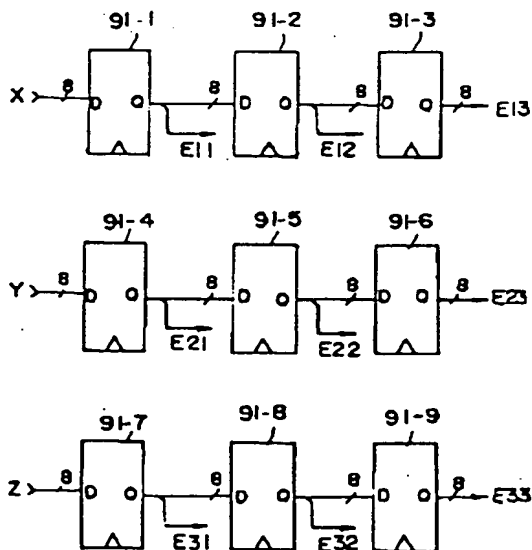
【図7】



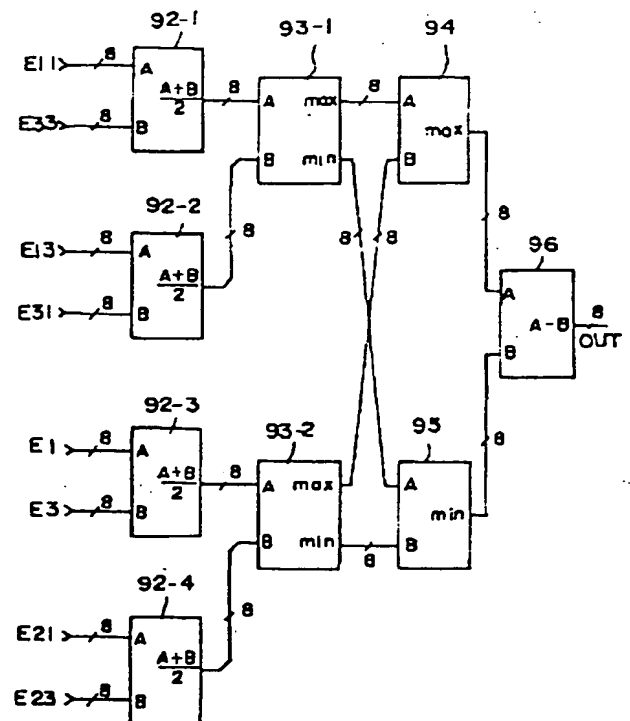
【図5】



【図9】



【図10】



[illegible][illegible]

【图 14】

